

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-248665

(43)Date of publication of application : 04.10.1989

(51)Int.Cl.

H01L 29/76

G11C 27/04

(21)Application number : 63-077677

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 30.03.1988

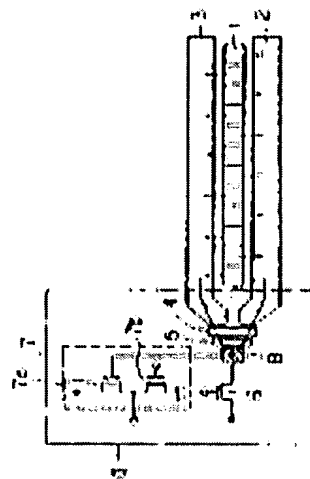
(72)Inventor : MONOI MAKOTO

(54) ELECTRIC CHARGE TRANSFERRING DEVICE

(57)Abstract:

PURPOSE: To make the electric charge accumulating capacity smaller, and to increase the charge-voltage conversion gain by unifying the signal charges transferred from a plurality of CCD registers with the transferring paths unified at an unifying portion, by accumulating the charges in an accumulating portion through the medium of an output gate, and then by outputting the charges.

CONSTITUTION: The signal charges transferred from a plurality of CCD registers 2, 3 pass through transferring paths unified at an unifying portion 4, and are transferred to an output gate 5. The signal charges transferred to the output gate 5 are furthermore transferred to an accumulating portion 8, accumulated, and then outputted. The area of the output gate 5 can be made smaller than in the case unifying portion 4 is absent, as the transferring paths for the signal charges of the plurality of CCD registers 2, 3 are once unified at the unifying portion 4. As this can make the area of the opposing portion to the output gate 5 of the accumulating portion 8 smaller than in the case unifying portion 4 is absent, the charge accumulating capacity of the accumulating portion 8 can be made smaller, and the charge-voltage conversion gain can be increased.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報(A)

平1-248665

⑤Int. Cl.

H 01 L 29/76
G 11 C 27/04

識別記号

3 0 1
1 0 4

庁内整理番号

C-7377-5F
B-7208-5B

⑬公開 平成1年(1989)10月4日

審査請求 有 請求項の数 2 (全6頁)

⑭発明の名称 電荷転送装置

⑮特 願 昭63-77677

⑯出 願 昭63(1988)3月30日

⑰発明者 物 井 誠 神奈川県川崎市幸区堀川町72番地 株式会社東芝堀川町工場内
⑱出願人 株式会社東芝 神奈川県川崎市幸区堀川町72番地
⑲代理人 弁理士 佐藤 一雄 外2名

明 細 書

1. 発明の名称

電荷転送装置

2. 特許請求の範囲

1. 信号電荷を転送するCCDレジスタを複数個有するCCDレジスタ部と、前記CCDレジスタ部において転送された信号電荷を蓄積し出力する蓄積部とを有し、

前記CCDレジスタ部と前記蓄積部との間に、前記CCDレジスタ部の複数個の前記CCDレジスタの前記蓄積部側の転送路を統合し前記信号電荷を転送する統合部と、前記統合部が転送した前記信号電荷を前記蓄積部へ出力する出力ゲートとを設けたことを特徴とする電荷転送装置。

2. 前記統合部が前記CCDレジスタ部に隣接し、前記出力ゲートが前記統合部に隣接する特許請求の範囲第1項記載の電荷転送装置。

3. 発明の詳細な説明

(発明の目的)

(産業上の利用分野)

本発明は、複数のCCDレジスタを有する電荷転送装置に関する。

(従来技術)

CCDレジスタを有する電荷転送装置は、遅延線やイメージセンサに広く用いられている。

CCDレジスタを複数個有する場合に、その複数個のCCDレジスタから転送されてきた信号電荷を1つの出力部で統合して読み出す構造が必要となる場合がある。従来の電荷転送装置について、その構造を示す第5図を参照し説明する。フォトダイオード1は光を照射されて信号電流を発生し、CCDレジスタ2、3はそれぞれのフォトダイオード1で発生した信号電荷を蓄積し、出力ゲート12へ向かって転送していく。出力ゲート12はCCDレジスタ2、3から転送されたそれぞれの信号電荷を順次浮遊拡散層11に出力する。浮遊拡散層11は蓄積部に相当し、出力ゲート12か

ら信号電荷を順次受け取り、蓄積する。この蓄積された信号電荷は、ソースフォロワ回路7によって順次読み出される。リセットゲート6は、信号電荷を順次受け取る前に浮遊拡散層11に蓄積されている余分な電荷を排出し、浮遊拡散層11を一定電圧に設定する。

この装置の出力部1について、その部分拡大図を第6図に示し説明する。CCDレジスタ2, 3はそれぞれ転送段2a, 2b, 2c, 2d, …及び転送段3a, 3b, 3c, 3d, …を有している。転送段2b, 2d, …及び転送段3a, 3c, …にはクロックパルス ϕ_1 が印加され、転送段2a, 2c, …及び転送段3b, 3d, …にはクロックパルス ϕ_1 と逆相のクロックパルス ϕ_2 が印加される。それぞれの転送段は印加されたクロックパルスに基づき、隣接した一方の転送段から転送された信号電荷を蓄積し隣接した他方の転送段に転送する。例えば、転送段2cは転送段2dから信号電荷を転送されて蓄積した後、転送段2bへ転送し、転送段2bは転送段2cから

転送された信号電荷を転送段2aへ転送する。それぞれの転送段は、信号電荷の逆流を防止する電位障壁を有する。それぞれの転送段より転送されてきた信号電荷は、最終段に相当する転送段2a及び3aより交互に出力ゲート12へ転送され、さらに浮遊拡散層11に出力される。これにより、CCDレジスタ2及び3より転送されてきた信号電荷は交互に浮遊拡散層11に流入されることとなる。浮遊拡散層11は、それぞれの信号電荷が流入される前にリセットゲート6よりリセットパルスRSを与えられて、浮遊拡散層11に蓄積している余分な電荷を排出し、一定電圧に設定される。浮遊拡散層11に流入されて蓄積された信号電荷は、ソースフォロワ回路7により順次読み取られていく。ソースフォロワ回路7はFET7a, FET7bを有し、インピーダンス変換を行なう。

浮遊拡散層11より出力される出力信号と、クロックパルス ϕ_1 、クロックパルス ϕ_2 、リセットパルスRSとのそれぞれのパルスタイミングについて、第7図のタイムチャートを参照し説明す

る。信号電荷が転送される前に、浮遊拡散層11がリセットゲート6よりリセットパルスRSを印加されて、電位が設定電位 E_0 となる。リセットパルスRSがハイレベルからローレベルになると、浮遊拡散層11はリセットゲート6と結合しているため誘導ノイズが発生して電位 E_0' となる。この後、CCDレジスタ2, 3の最終転送段である転送段2a, 3aのうち、印加されるクロックパルスがローレベルであるどちらか一方の転送段から信号電荷が転送されて、出力ゲート12を通過して浮遊拡散層11に蓄積される。例えば第7図において、クロックパルス ϕ_1 が印加されている転送段3aから、クロックパルス ϕ_1 がローレベルとなると信号電荷が転送されて浮遊拡散層の電位が E_{11} となる。この後リセットパルスRSを与えられて浮遊拡散層11の電位が E_0 となり、さらにリセットパルスRSのノイズの影響で E_0' となる。次にクロックパルス ϕ_2 が印加されている転送段2aから、クロックパルス ϕ_2 がローレベルになると信号電荷が転送され、浮遊

拡散層11の電位が E_{12} となる。以下同様に、転送段3aから信号電荷が転送されて浮遊拡散層11の電位が E_{13} となり、次に転送段2aから信号電荷が転送されて浮遊拡散層11の電位が E_{14} となる。

(発明が解決しようとする問題点)

このような電荷転送装置に対し、イメージセンサとして用いる場合に感度の向上や、信号電荷量を減少させる必要性が高まっている。このためには、浮遊拡散層11の電荷蓄積容量を減らして電荷電圧変換ゲインを高める必要がある。

しかし浮遊拡散層11の出力ゲート12に接続されている部分は、転送段2aと3aとに分離して接続されている出力ゲート12の面積に対応させる必要がある。このため、その面積を小さくすることができず、その結果浮遊拡散層11の蓄積容量を減少させるのに限界があるという問題点があった。

本発明は上記事情に鑑み、浮遊拡散層11の電荷蓄積容量を減少させて電荷電圧変換ゲインを向

上させることができる電荷転送装置を提供することを目的とする。

〔発明の構成〕

(問題点を解決するための手段)

上記目的は、信号電荷を転送するCCDレジスタを複数個有するCCDレジスタ部と、前記CCDレジスタ部において転送された信号電荷を蓄積し出力する蓄積部とを有し、前記CCDレジスタ部と前記蓄積部との間に、前記CCDレジスタ部の複数個の前記CCDレジスタの前記蓄積部側の転送路を統合し前記信号電荷を転送する統合部と、前記統合部が転送した前記信号電荷を前記蓄積部へ出力する出力ゲートとを設けたことを特徴とする電荷転送装置によって達成される。

(作用)

複数個のCCDレジスタから転送されてきた信号電荷は、統合部で統合された転送路を通して出力ゲートへ転送される。この出力ゲートへ転送された前記信号電荷がさらに蓄積部へ転送されて蓄積された後出力される。前記出力ゲートの面積は、

された電荷転送装置における出力部Ⅱについて、その部分拡大図である第2図を参照し説明する。この出力部Ⅱと、第6図に示す従来の電荷転送装置と同一の要素には同一番号を付し説明を省略する。従来の場合と異なり、CCDレジスタ2、3の転送段2a、3aと浮遊拡散層8との間に転送ゲート4が設けられ、さらにこの転送ゲート4にクロックパルス ϕ_T が印加されている。

従来の場合と同様に、印加されているクロックパルスに基づいてそれぞれの転送段2b、2c、2d、…及び転送段3b、3c、3d、…より信号電荷が転送されてきて、最終段に相当するそれぞれの転送段2a及び3aに転送される。この後クロックパルス ϕ_T に基づいて、転送段2aと転送段3aにそれぞれ蓄積されている信号電荷の一方を交互に転送ゲート4が出力ゲート5に転送する。出力ゲート5は転送ゲート4から転送された信号電荷を浮遊拡散層8に出力する。これにより、CCDレジスタ2及び3より転送されてきた信号電荷は交互に浮遊拡散層8に流入されることとな

る。複数個の前記CCDレジスタの信号電荷の転送路が前記統合部で一旦統合されているため、前記統合部がない場合よりも小さくすることができる。これにより、前記蓄積部の出力ゲートに対向する部分の面積は前記統合部がない場合よりも小さくできるため、前記蓄積部の電荷蓄積容量が小さくできる。

(実施例)

以下、本発明を図示する実施例に基づいて詳述する。

まず、本発明の一実施例による電荷転送装置について、その構造を示す第1図を参照し説明する。第5図に示す従来の電荷転送装置と同一の構成要素には同一番号を付して説明を省略する。従来の場合と異なるのは、出力ゲート5とCCDレジスタ2、3との間に統合部に相当する転送ゲート4が設けられている点である。これによって出力ゲート5と従来の出力ゲート12のそれぞれの面積及び浮遊拡散層8と従来の浮遊拡散層11のそれぞれの電荷蓄積容量が異なっている。第1図に示

る。この後浮遊拡散層8において蓄積された信号電荷が、順次ソースフォロワ回路7によって読み取られていく。

次に、浮遊拡散層8より出力される出力信号と、クロックパルス ϕ_1 、クロックパルス ϕ_2 、転送パルス ϕ_T 、リセットパルスRSとのそれぞれのパルスタイミングについて、そのタイムチャートである第3図を参照し説明する。従来の場合のタイムチャートである第7図と比較し、転送パルス ϕ_T が新たに加わっている。信号電荷が転送される前に、浮遊拡散層8がリセットゲート6よりリセットパルスRSを印加されて、電位が設定電位 E_0 となる。リセットパルスRSがハイレベルからローレベルになると、浮遊拡散層8はリセットゲート6と結合しているため誘導ノイズが発生して電位 E_0' となる。この後、CCDレジスタ2、3のそれぞれの最終転送段の転送段2a、3aのうち、印加されているクロックパルスがローレベルのどちらか一方の転送段から転送ゲート4へ、

転送パルス ϕ_T がハイレベルの期間中に信号電荷が転送される。次に、転送パルス ϕ_T がローレベルとなると、その信号電荷が出力ゲート5を通して浮遊拡散層8に蓄積される。例えば第3図において、クロックパルス ϕ_1 が印加されている転送段3aから、クロックパルス ϕ_1 がローレベルのときに、ハイレベルの転送パルス ϕ_T が印加されている転送ゲート4に信号電荷が転送される。転送パルス ϕ_T がローレベルとなると、転送ゲート4から出力ゲート5を通して浮遊拡散層8へ信号電荷が転送されて、浮遊拡散層8の電位が E_1 となる。この後リセットパルスRSが与えられて浮遊拡散層8の電位が E_0 となり、リセットパルスRSのノイズの影響で E_0' となる。次にクロックパルス ϕ_2 が印加されている転送段2aから、クロックパルス ϕ_2 がローレベルのときに、ハイレベルの転送パルス ϕ_T が印加されている転送ゲート4に信号電荷が転送される。転送パルス ϕ_T がローレベルとなると、転送ゲート4から出力ゲート5を通して浮遊拡散層8へ信号電荷が転送さ

れて、浮遊拡散層8の電位が E_2 となる。以下同様に、転送段3aから信号電荷が転送されて浮遊拡散層8の電位が E_3 となり、次に転送段2aから信号電荷が転送されて浮遊拡散層8の電位が E_4 となる。このようにして、従来の場合と同様に信号電荷が順次浮遊拡散層8へ転送されて蓄積され、ソースフォロワ回路7へ出力される。

ここで、出力ゲート5の面積は従来の出力ゲート12と比較して小さい。これは、2個のCCDレジスタ2, 3の信号電荷の転送路が、統合部に相当する転送ゲート4で一旦統合されているためである。これにより、浮遊拡散層8の出力ゲート5に対向する部分の面積は、従来の浮遊拡散層11の面積よりも小さいため、電荷蓄積容量は小さくなっている。このため、浮遊拡散層8からソースフォロワ回路7へ信号電荷が出力される際における電荷電圧変換ゲインが増加し、感度が向上する。さらに、取扱う信号電荷量自体を小さくすることができるため、CCDレジスタを小型化することが可能である。

本実施例ではCCDレジスタを2個有しているが、CCDレジスタ3個以上であっても同様の効果を得られる。また、CCDレジスタのそれぞれの転送段に印加するクロックパルスが3相以上であってもよい。蓄積部として浮遊拡散層を用いているが、フローティングゲート構造によるもの等、電荷を蓄積する機能を有するものであれば、他の構造によるものを用いることができる。

また、本実施例では第2図に示されるように統合部に相当する転送ゲート4と出力ゲート5とが隣接しているが、隣接しない構成であってもよい。その場合の一例を、他の実施例として出力部を拡大した第4図を参照し説明する。第2図に示した実施例と同一の要素には同一番号を付して説明を省略する。転送ゲート4と出力ゲート5との間に複数の転送電極から成る転送段9が設けられている。このように、統合部と出力ゲートとが隣接しておらず、転送段を介して信号電荷が転送される構成であってもよい。

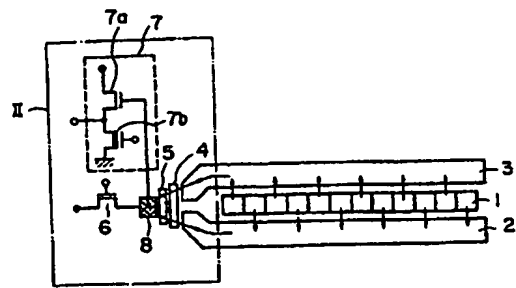
〔発明の効果〕

以上説明したように本発明の電荷転送装置は、複数個のCCDレジスタから転送されてきた信号電荷が統合部でその転送路を統合された後出力ゲートを介して蓄積部へ蓄積されて出力されるため、蓄積部の出力ゲートに対向する面積が小さくなり、電荷蓄積容量が小さい。これにより、蓄積部から信号電荷が出力されて電圧に変換される際の電荷電圧変換ゲインが増加し、感度が向上する。

4. 図面の簡単な説明

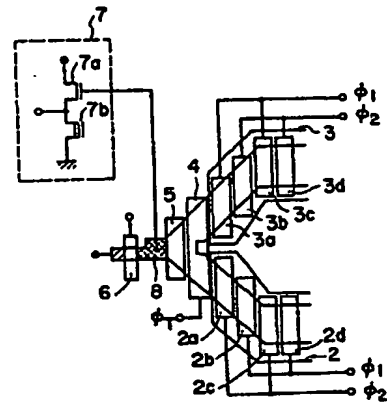
第1図は本発明の一実施例による電荷転送装置の構成図、第2図は本発明の一実施例による電荷転送装置の部分拡大構成図、第3図は本発明の一実施例による電荷転送装置における信号のタイムチャート、第4図は本発明の他の実施例による電荷転送装置の部分拡大構成図、第5図は従来の電荷転送装置の構成図、第6図は従来の電荷転送装置の部分拡大構成図、第7図は従来の電荷転送装置における信号のタイムチャートである。

1…フォトダイオード、2, 3…CCDレジスタ、2a, 2b, 2c, 2d, 3a, 3b, 3c, 3d…転送段、4…転送ゲート、5…出力ゲート、6…リセットゲート、7…ソースフォロ回路、7a…FET、7b…FET、8…浮遊拡散層、9…転送段、11…浮遊拡散層、12…出力ゲート。

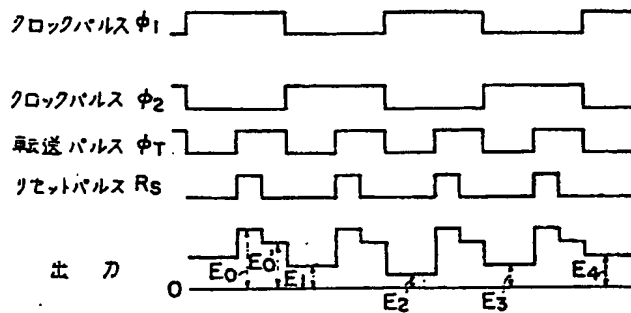


第1図

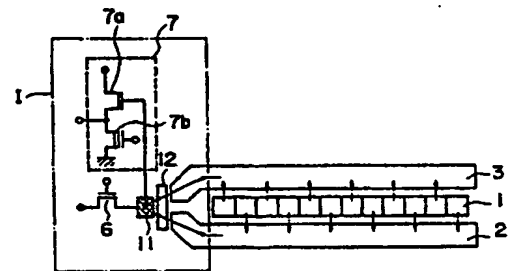
出願人代理人 佐藤 一 雄



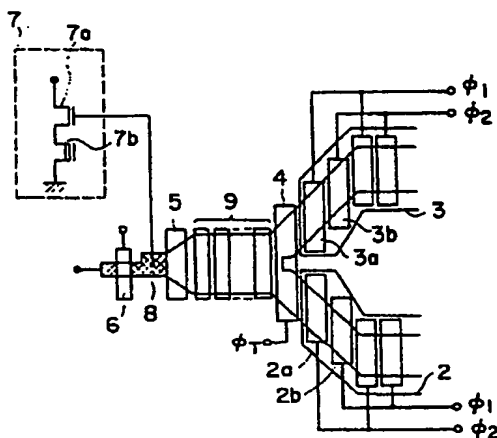
第2図



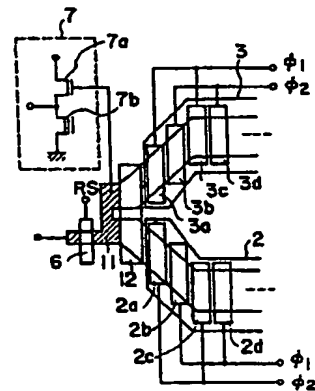
第3図



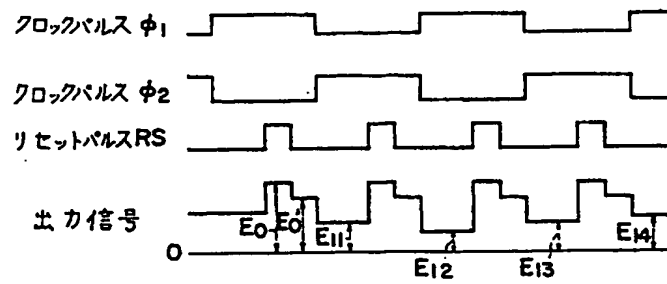
第5図



第4図



第6図



第 7 図